

氏名	佐々木 雅浩
博士の専攻分野の名称	博士（工学）
学位記番号	医工農博甲第116号
学位授与年月日	令和5年3月23日
学位授与の要件	学位規則第4条第1項該当
専攻名	工学専攻 エネルギー物質科学コース
学位論文題目	パワー半導体の不均一動作抑制駆動技術に関する研究
論文審査委員	主査 教授 矢野 浩 司
	教授 大 木 真
	教授 佐 藤 隆 英
	教授 村 中 司
	准教授 白 木 一 郎
	准教授 小野島 紀 夫

学位論文内容の要旨

近年、再生可能エネルギーや電気自動車の分野においては大容量化への要求が増大しており、同分野に適用されているパワーエレクトロニクス機器の大容量化への対応が必要不可欠となっている。このような状況から、パワーエレクトロニクスにおいて使用されるスイッチングデバイス、すなわちパワー半導体素子における「高耐圧化」や「大電流化」等の性能向上が行われているものの、様々な理由により素子単体での大容量化には制限が存在するため、Si-IGBTなどのパワー半導体素子やパワー半導体モジュールの直列・並列接続による大容量化が行われている。しかしながら、パワー半導体モジュール内もしくはパワーエレクトロニクス機器内に存在する寄生素子のアンバランスや、並列接続するパワー半導体素子の特性差によってパワー半導体チップ間に電流分担の不均一が生じる。これにより半導体素子やモジュールの劣化の加速や破壊、また過電流の誤検出等の制御上の不具合も引き起こす等の問題となる。

本論文では、パワー半導体素子やパワー半導体モジュールを並列接続して用いる場合に問題となる、素子間もしくはモジュール間の電流不均一、特に過渡時（ターンオン時およびターンオフ時）に発生する電流不均一を抑制するためのIGBTの駆動技術の確立を目的とし、ディスクリート部品を用いて構成した回路ボードにより、電流不均一抑制のための原理検証を行っている。また、実際に電流不均一抑制機能を内蔵したゲート駆動ICの試作を行い、試作したゲート駆動ICをIGBTモジュールに実装し、実機にて電流不均一抑制効果の検証も行った。

第 1 章では、序論として研究の背景や IGBT の駆動技術および並列接続における課題等を述べた後、現状の電流不均一抑制技術について述べている。

第 2 章では、遅延時間差の直接的な要因となる IGBT 間におけるターンオンおよびターンオフ時の遅延時間の違いを補正する手法に主眼を置き、IGBT の遅延時間差を制御する手法の検証について述べている。IGBT のスイッチング特性はゲート寄生容量の充放電に依存するため、ゲート抵抗による遅延時間の制御も可能となるが、その背反としてスイッチング損失の増大やコレクタ電流変化率 di/dt の低下に伴う遅延時間差とは異なる要因の電流不均一の発生があることを実機により確認し、スイッチング損失の増大や di/dt の低下に伴う電流不均一を発生させることなく遅延時間のみを変化させるゲート抵抗制御の必要性を明確にしている。

IGBT のスイッチングにおいては、遅延時間が決まる期間とスイッチング損失および di/dt が決まる期間が異なることに注目し、期間毎にゲート抵抗を調整するダイナミック可変ゲート抵抗 ($R_{G_dynamic}$) を用いた電流不均一抑制技術を提案し、その検証を行った。検証の結果、ターンオン時においては IGBT のゲート電圧が増加し始めてから I_c が上昇し始めるまでの期間、ターンオフ時においてはゲート電圧が減少し始めてから I_c が減少し始めるまでの期間のみゲート抵抗を変化させ、その他の期間は初期に設定した抵抗値に戻すことで、スイッチング損失の増大や di/dt の低下に伴う電流不均一を発生させることなく遅延時間のみを変化させることが可能であることを実機により確認し、更には過渡時の電流不均一の抑制も可能であることを確認している。本研究の検証では、70 %程度の電流不均一の抑制が確認され、当該技術が過渡時の電流不均一の抑制に有効であることを示している。

第 3 章では、第 2 章で原理検証を行ったダイナミック可変ゲート抵抗技術の IC 化手法および実アプリケーションへの適用に不可欠となる電流不均一のための閉ループによるフィードバック制御手法の検証を行っている。その中で、ダイナミック可変ゲート抵抗技術の IC 化手法として、セグメント型出力段技術をベースに構成した可変出力抵抗を提案した。これを駆動回路に組み込むことで、 $R_{G_dynamic}$ と同様な遅延時間制御が可能となる。セグメント型出力段技術をベースに構成した可変出力抵抗を適用した出力段のみの IC を試作し、試作した IC による検証において、 $R_{G_dynamic}$ と同様な遅延時間制御および過渡時の電流不均一抑制効果を確認している。本技術により、 $R_{G_dynamic}$ のゲート駆動 IC への集積が可能となると考える。

また、閉ループによるフィードバック制御手法については、ステートマシンで構成した制御回路へフィードバックする電流情報として、電流センサで検出した電流波形を電流パルス波形に変換し、電流パルス波形からデジタル値化されたターンオン遅延時間情報とターンオフ遅延時間情報とする手法を提案した。

更に、第 3 章ではセグメント型出力段技術をベースに構成した可変出力抵抗と、上述の電流パルス波形によりターンオンおよびターンオフ時の遅延時間情報を抽出する手法を用いて構成した電流不均一抑制機能の両方を集積したゲート駆動 IC の試作を行い、実機での検証も実施している。検証の結果、ゲート駆動 IC 自らが並列接続された IGBT 間の遅延時

間差を検出し、検出した遅延時間差を予め設定された遅延時間差以下となるように、ターンオンもしくはターンオフ期間内の出力抵抗を調整する動作が確認され、その結果過渡時の電流不均一も抑制され、ターンオン時で 91 %、ターンオフ時で 70 %の電流不均一の抑制を確認している。これにより、動作条件や動作温度等の外部環境変化に伴う遅延時間差の変動に対しても補正が可能となるため、実アプリケーションへの適用に大きく貢献すると考えられる。また、試作したゲート駆動 IC が実装された IGBT モジュールの試作も行い、その電流不均一効果の検証を実施し、同様の効果を確認している。しかしながら、本研究にて試作したゲート駆動 IC は、内部回路の動作確認をするため内部信号を外部へ取り出しており、スイッチングノイズ等の影響を受けやすい IC となっているため、IGBT モジュールの実機評価においては、印加電圧を定格電圧よりも下げた状態での評価となっているため、ノイズ対策を実施し定格電圧での実機検証が今後の課題となると考えている。

第 4 章では、結論として本研究で得られた成果を総括している。

論文審査結果の要旨

近年、世界の電力需要は急激に増加しており、省エネや脱炭素化からパワーエレクトロニクス分野の重要性が益々増してきている。Si-絶縁ゲート型バイポーラトランジスタ (IGBT) を代表とするパワー半導体は同分野のキーデバイスであり、特に近年電気自動車、産業機器、再生可能エネルギーなどの用途で大容量パワー半導体モジュールが必要とされてきた。その一方で、同モジュールの大容量化にともない、その内部の寄生素子やチップ間の特性バラツキのため、チップの不均一動作の問題が顕在化してきた。従来方式では、IGBT のゲート端子に外付けのゲート固定抵抗を挿入し、その値を調整することにより不均一動作の抑制が試みられてきたが、これにより IGBT チップ間のスイッチングのタイミングは調整できるものの、同時にチップの電力損失やノイズが増加してしまうなどの課題があった。またチップの周囲温度の変動に対するモジュールの安定動作に対する課題もあった。本博士論文では、この課題を解決すべく、IGBT の駆動においてチップ間の不均一動作を検出しその情報を駆動部にフィードバックすることにより外付けゲート抵抗を動的に調整し、IGBT の電力ロスを増加させることなく、チップ間のスイッチングのタイミングのズレを最小化する駆動方式を新規に提案し、まずその原理検証を行った。そして具体的な制御アルゴリズムとセグメント型出力段技術に基づくゲート抵抗調整方式を用い閉ループで抵抗値をフィードバック調整する方式を提案し、これを組み込んだ駆動用 IC を 0.35 μm の Si プロセスにて作製した。最後に同駆動 IC を実装した IGBT モジュールを動作させ、チップ間の不均一動作抑制の有効性を実証することに成功している。本提案は、今後のパワー半導体の大容量化、低損失化、低コスト化に資する新規で重要なコンセプト

と見なされる。

学位論文審査および最終試験では、審査委員から提案した制御方式の精度、高速性、コスト等の観点における質問があり、それらに対し適切な回答を行った。提案方式の精度に関しては、検証した駆動回路では 1.5 A 程度の IGBT チップの不均一電流が残っているがフィルター等ノイズ対策を施すことにより更に不均一動作を解消できることを示した。また制御するゲート抵抗値を現在 7 ビットで制御しているが将来的にビット数を増やせば精度を更に上げられることを示した。また、制御の高速性に関しては、データをメモリーに格納し次回の制御に前段階のデータを呼び出すことにより制御の高速性を高められることを示した。更にコストに関しては、本制御方式を採用することにより従来行われているパワー半導体チップの不均一動作を考慮したチップ定格の許容値を減らすことができ最大 18% のコストロスを節約することが可能であることを示した。

以上より、本博士論文で提案されたパワー半導体の不均一動作を抑制する駆動のコンセプトは新規性があるとともに、それを具現化し実験によりその有効性を証明しており、今後のパワー半導体の更なる進展において重要な技術と認められ、その社会的意義は大きい。また、学位論文審査および最終試験を通して、佐々木氏は今後のパワー半導体を含むパワーエレクトロニクス分野を担う資質および熱意を有すると認められた。以上より、審査委員会において、本博士論文は博士（工学）の学位論文として適格であり、合格と判断された。

